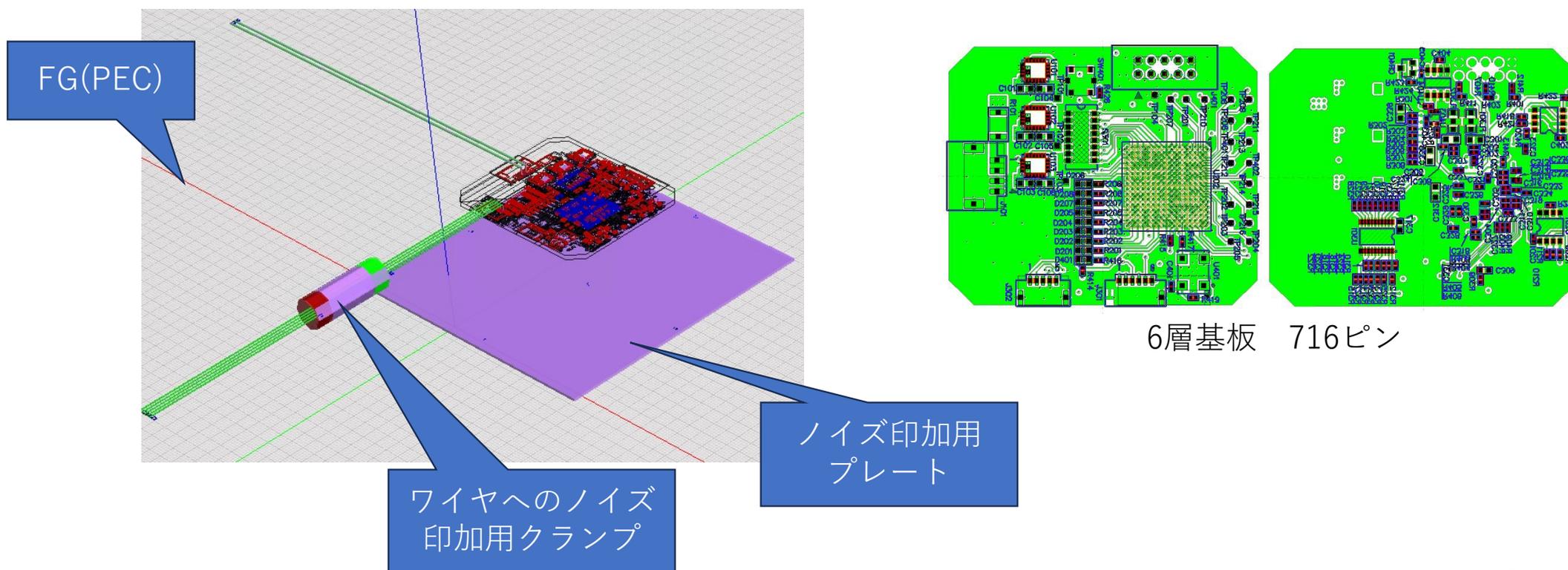


S-NAP PCB 解析サンプル

FPGA基板

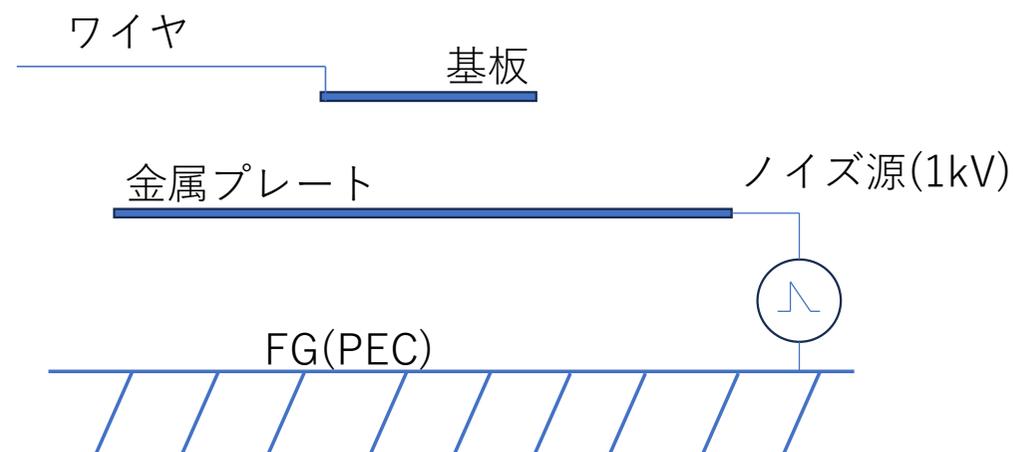
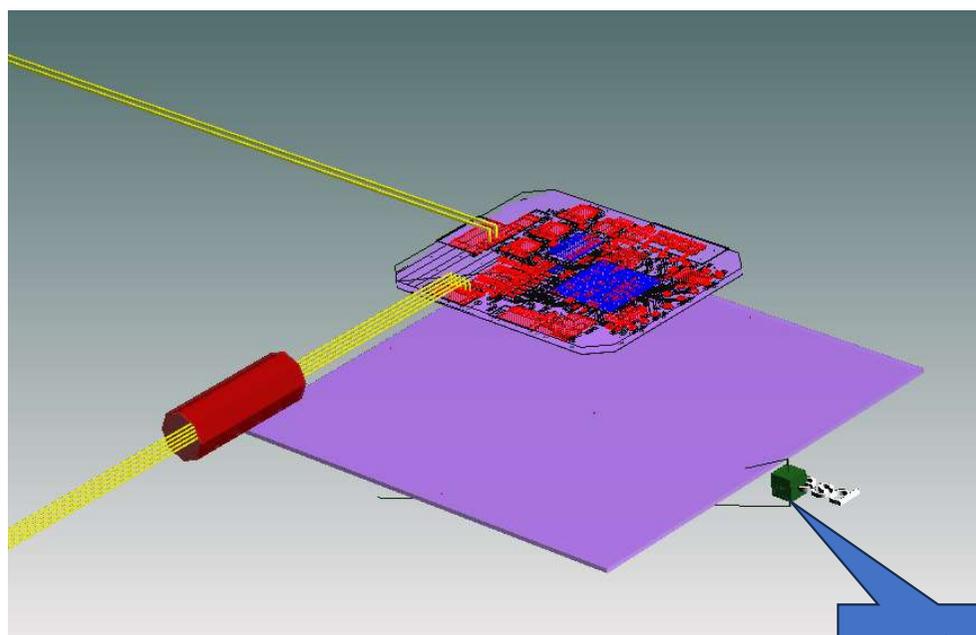
基板と3次元EMC解析構造

3次元エディタで基板、ワイヤ、金属プレートなどを組み合わせる
境界条件はPEC面とする（自由空間でも可能）



静電ノイズ1 (プレート,FG間)

図のように理論的なFG面と金属プレート間に静電ノイズを印加する

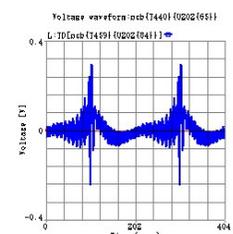
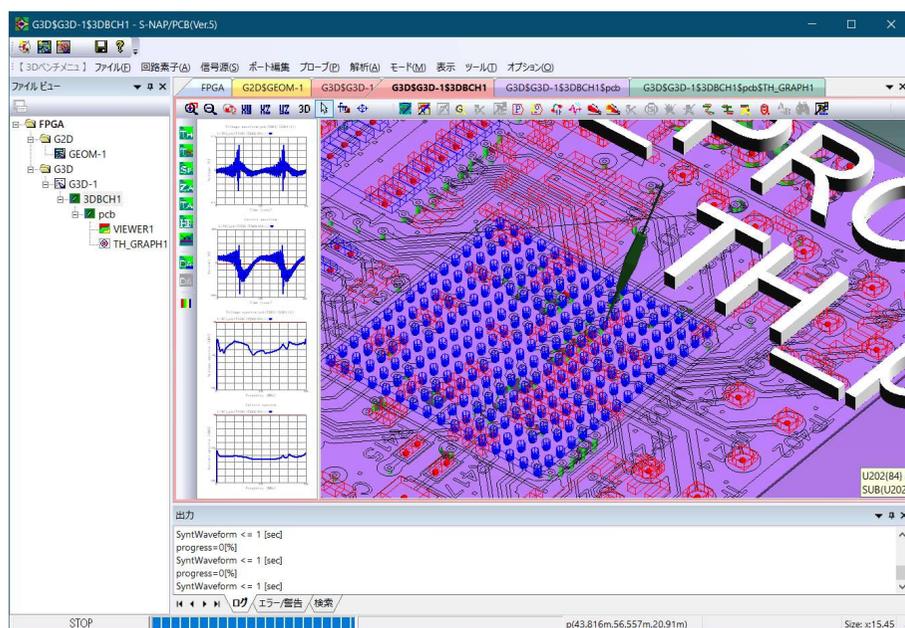


ノイズ源

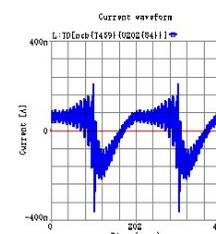


端子波形とノイズスペクトル

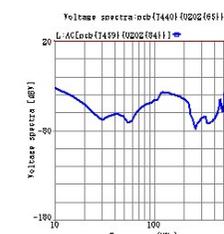
例えば、FPGAの制御端子端子のノイズレベルを調べる



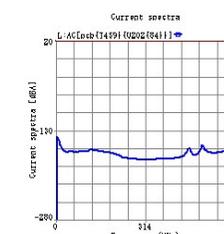
電圧波形



電流波形



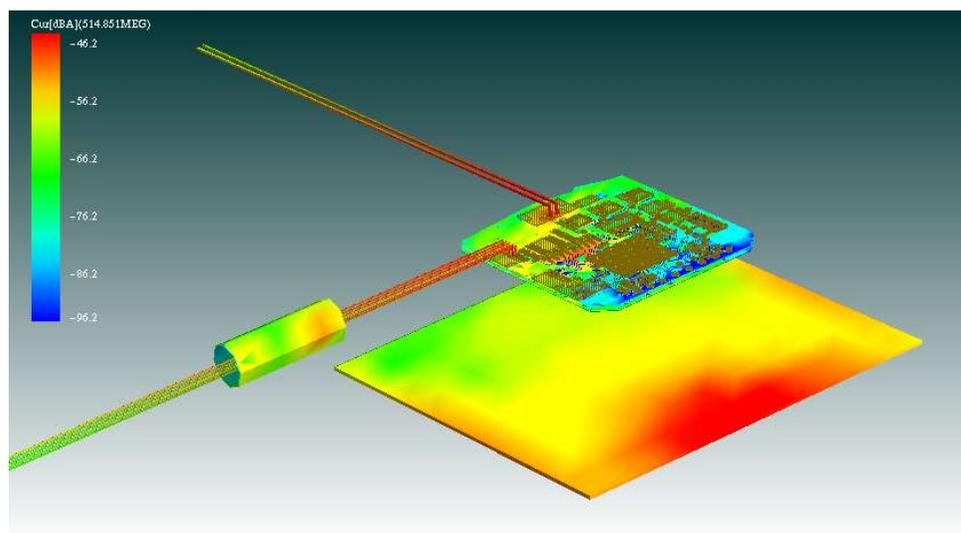
電圧スペクトル



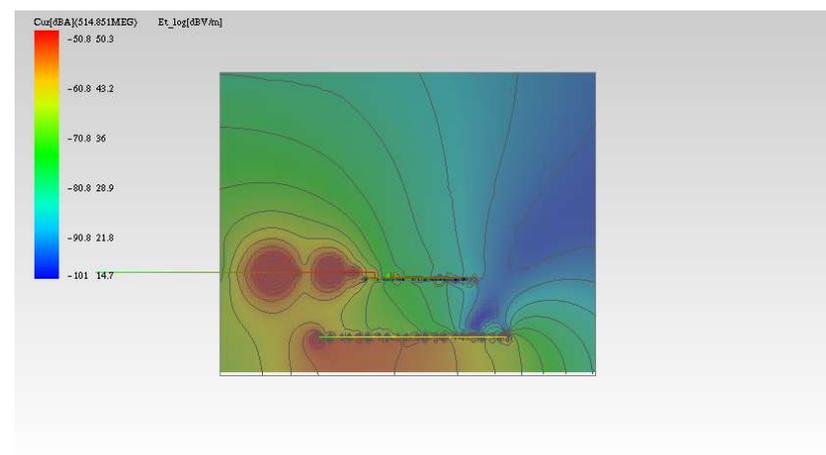
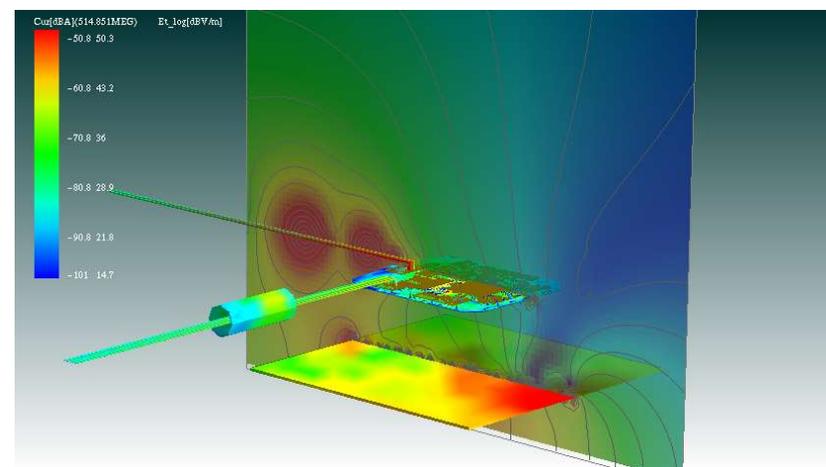
電流スペクトル

電流分布と電界分布

514MHzにおける電流分布と電界分布表示
FGと金属プレート間の電界が強いのがわかる



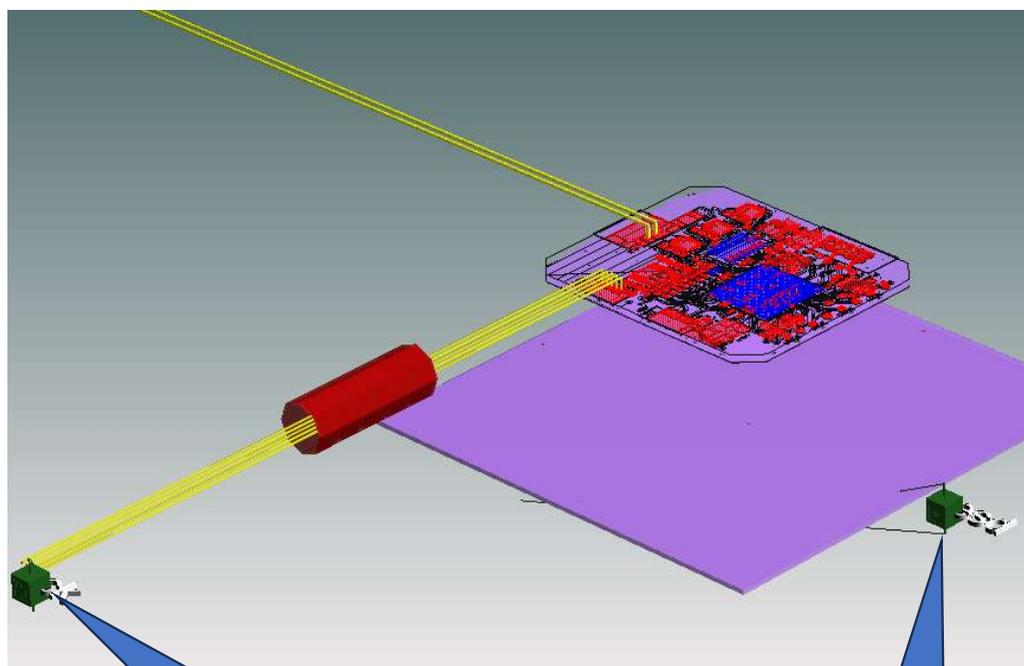
電流分布



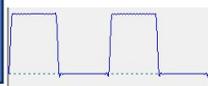
電界分布

信号応答とノイズ重畳

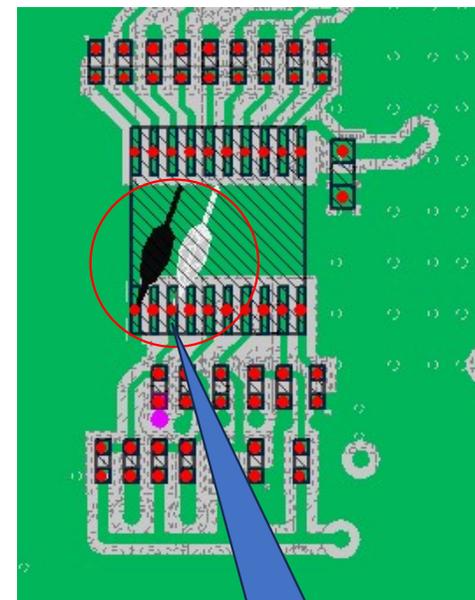
- ワイヤの一端からクロック信号を印加する
- 基板内のある端子での波形を調べる



信号を印加



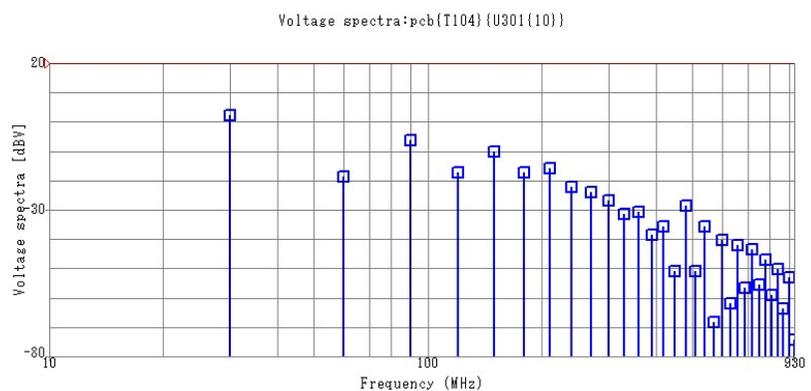
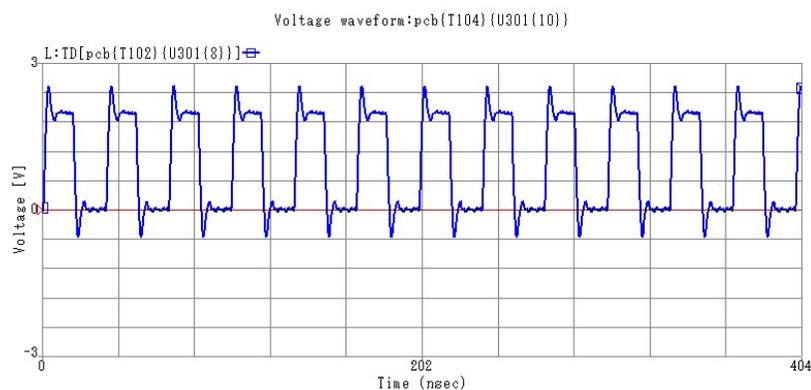
ノイズ源



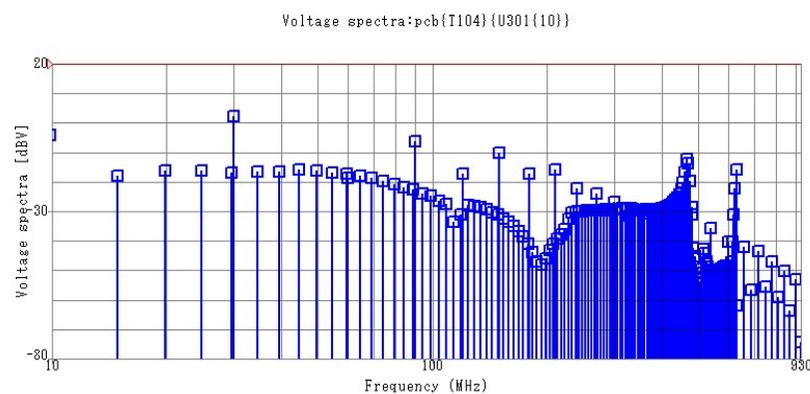
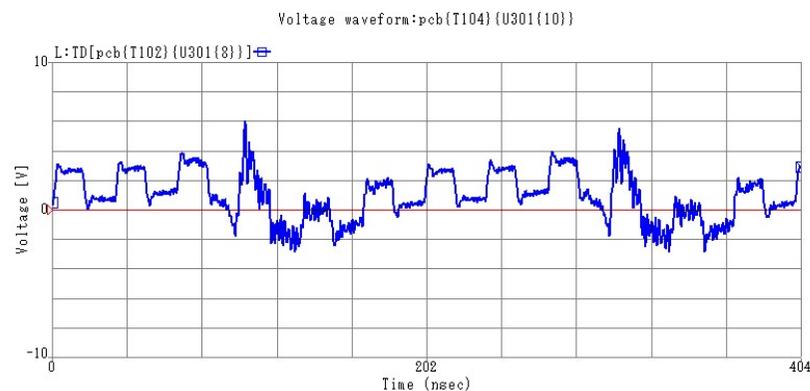
観測点

ノイズの有無による信号の相違

ノイズの印加がない場合は綺麗な信号が観測できるが、ノイズ印加がある場合は、ノイズ周期に従って信号が乱れることがわかる



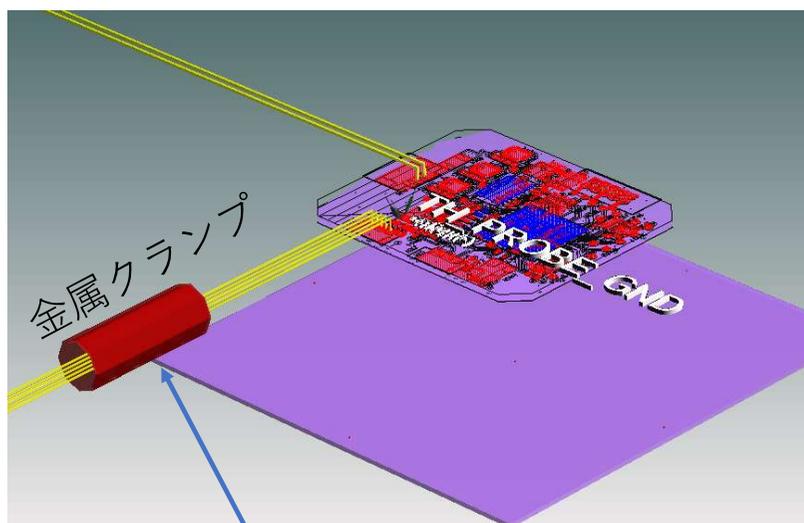
ノイズなし



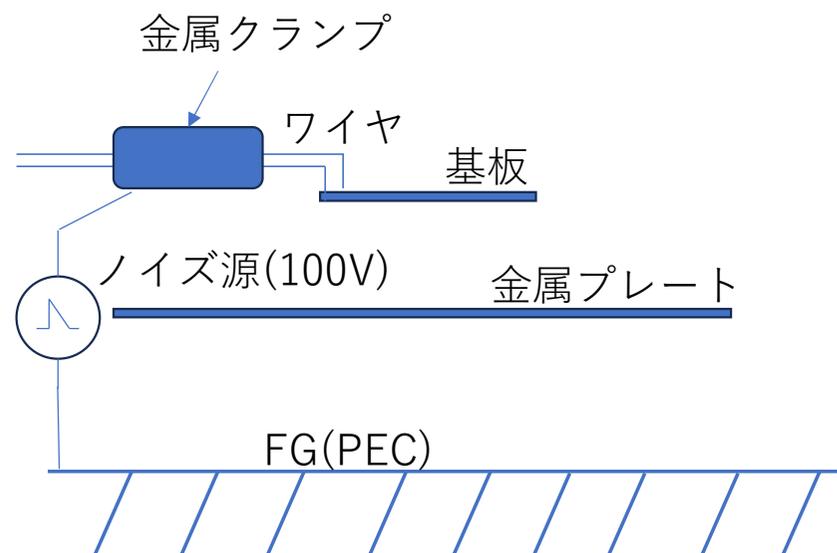
ノイズあり

ワイヤクランプ管にノイズ印加

ノイズ印加位置を信号ワイヤ群を囲んだ金属クランプに変更する

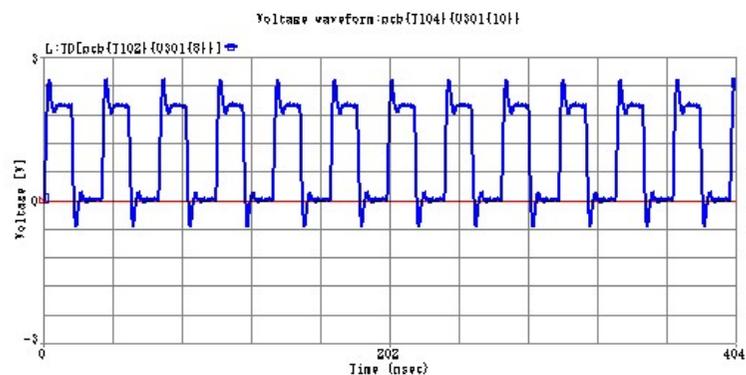


ノイズ

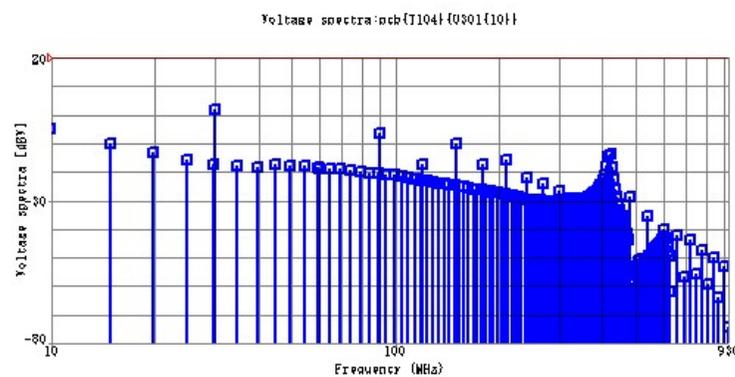


ノイズの有無による信号の相違

ノイズ電圧をプレート印加時の1/10にすると同じ程度の波形になるのでプレートへのノイズ印加に比較し、10倍程ノイズの影響が大きいと言える



ノイズなし

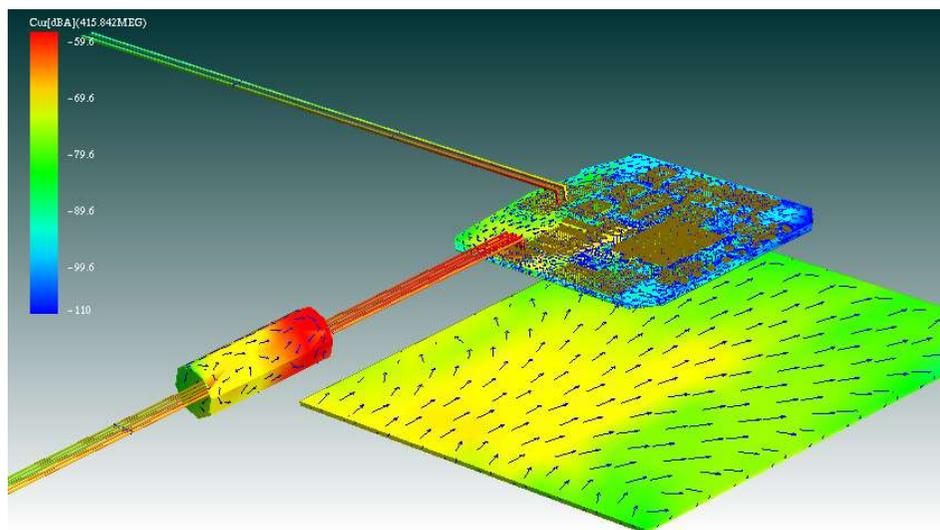


ノイズあり

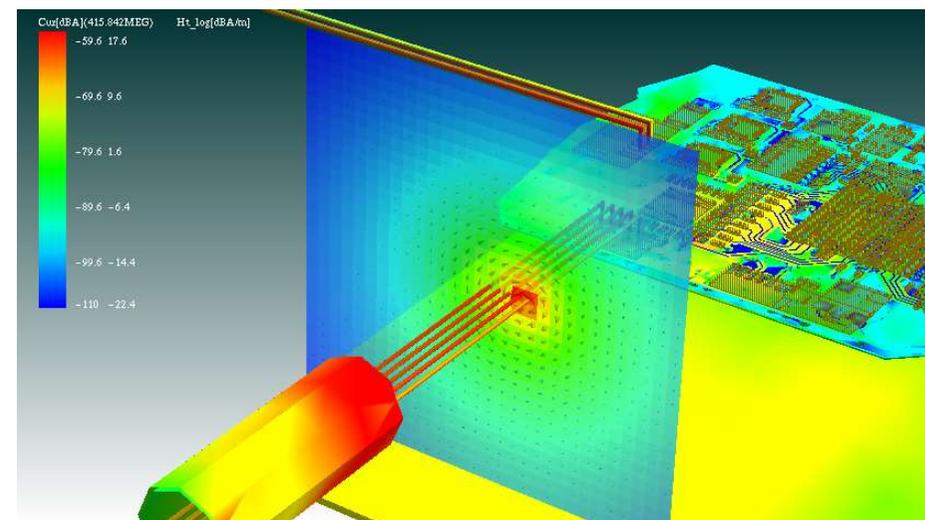
電流分布と磁界分布

ノイズレベルの大きい445MHzの電流分布と信号線周りの磁界分布

- ・電流分布では電流ベクトルも併せて表示している
- ・磁界分布では磁界ベクトルも併せて表示している



電流分布 @445MHz



磁界分布 @445MHz